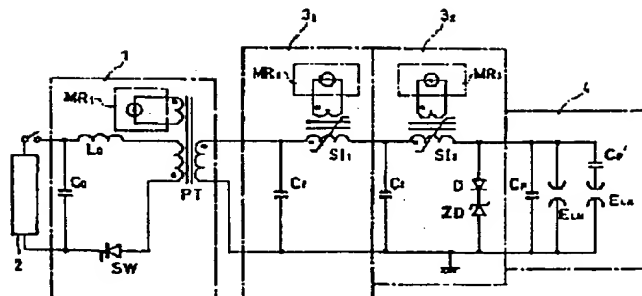


Patent Abstracts of Japan

APPLICATION DATE : 06-03-98
APPLICATION NUMBER : 10054057

INVENTOR : HARA KIYOSHI;

TITLE : PULSE POWER SOURCE DEVICE



SOLUTION: A diode circuit is connected in parallel to a peaking capacitor CP and the polarity of the diode D is set in a direction for suppressing the peaking capacitor CP to be recharged to an opposite polarity after it is charged by the discharging restoration of a main discharge electrode ELM and is recharged in a reverse polarity. The Zener diode ZD of the diode circuit generates Zener voltage to the conduction direction current of the diode D and clamping voltage gives the inductive voltage of a main wiring wire, which is required at the time of resetting a pulse transformer PT. The connection direction of the diode circuit is changed in accordance with polarity by which the peaking capacitor CP is charged with the discharge of the load, owing to the difference of the constitution of the load and the difference of the constitution of a magnetic pulse compression circuit.

COPYRIGHT: (C)1999,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-251675

(43) 公開日 平成11年(1999) 9月17日

(51) Int.Cl.⁸

H 0 1 S 3/134

識別記号

F I

H 0 1 S 3/134

審査請求 未請求 請求項の数 1 O L (全 7 頁)

(21) 出願番号 特願平10-54057

(22) 出願日 平成10年(1998) 3月6日

(71) 出願人 000001236

株式会社小松製作所

東京都港区赤坂二丁目3番6号

(71) 出願人 000006105

株式会社明電舎

東京都品川区大崎2丁目1番17号

(72) 発明者 松永 隆

東京都港区赤坂2丁目3番6号 株式会社
小松製作所内

(72) 発明者 柳瀬 寿

東京都品川区大崎2丁目1番17号 株式会
社明電舎内

(74) 代理人 弁理士 志賀 富士弥 (外1名)

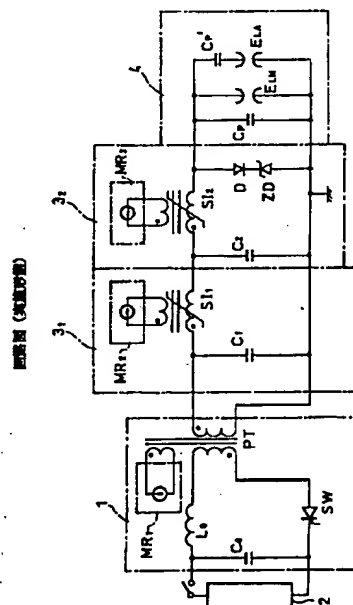
最終頁に続く

(54) 【発明の名称】 パルス電源装置

(57) 【要約】

【課題】 パルス発生回路1からパルス電流を発生し、このパルス電流を可飽和リアクトル $S I_1$ 、 $S I_2$ を有する磁気パルス圧縮回路 3_1 、 3_2 で磁気パルス圧縮して負荷4に供給する。主放電電極 E_{LM} の放電回復によるピーキングコンデンサ C_p の充電と逆極性の再充電で負荷の次回動作が不安定になるのをダイオード D の導通で防止するのでは、ダイオード D がパルストランス $P T$ の二次側を短絡状態にして磁気リセット電圧も抑止してしまう。

【解決手段】 ダイオード D に直列にツェナーダイオード $Z D$ を設ける。ツェナーダイオードは、パルストランス $P T$ を磁気リセット回路 $M R$ で非飽和状態に戻すに際して、その二次側に電流に依存しないクランプ電圧を発生することで確実な磁気リセットを得る。



【特許請求の範囲】

【請求項 1】 初期充電されるコンデンサから半導体スイッチのオン制御でパルストランスを通してパルス電流を発生するパルス発生回路と、前記パルストランスの二次側に得るパルス電流を可飽和リアクトルの磁気スイッチ動作で磁気パルス圧縮して負荷に供給する磁気パルス圧縮回路とを備えたパルス電源装置において、ダイオードとツェナーダイオードの直列回路を、前記負荷の主放電電極に並列に接続されたピーキングコンデンサに、並列接続で設け、前記ダイオードは、前記ピーキングコンデンサが前記主放電電極の放電回復で充電された後に逆極性に再充電されるのを抑止する方向にし、前記ツェナーダイオードは、前記パルストランスを非飽和状態にするための磁気リセット電圧印加に対して、該パルストランスの二次側を短絡状態にしないためのクランプ電圧を発生するツェナー電圧にしたことを特徴とするパルス電源装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電力用半導体スイッチを用いたパルス発生回路と磁気パルス圧縮回路を組み合わせ、高い繰り返しで狭幅の大電流パルスが発生するパルス電源装置に係り、特に負荷にパルス電流を供給したときに負荷で消費しきれないエネルギーによる負荷の不安定動作を解消し、しかもパルストランスの磁気リセットを確実にするパルス電源装置に関する。

【0002】

【従来の技術】 従来のパルス電源装置例を図 3 に示す。パルス発生回路 1 は、電力用の初段コンデンサ C_0 を設け、このコンデンサ C_0 を高圧充電器 2 により初期充電しておき、半導体スイッチ SW のオン制御でコンデンサ C_0 からリアクトル L_0 を通してパルストランス PT にパルス電流 I_0 を供給する。リアクトル L_0 は、半導体スイッチ SW の責務を軽減するものである。

【0003】 磁気リセット回路 MR₁ は、パルストランス PT のリセット巻線に直流バイアス電流を供給することで鉄心の磁気飽和を防止する。

【0004】 パルストランス PT の二次側には 2 段の磁気パルス圧縮回路 3₁、3₂ が縦続接続され、初段の磁気パルス圧縮回路 3₁ ではパルストランス PT で昇圧したパルス電流 I_1 でコンデンサ C_1 が高圧充電され、このコンデンサ C_1 の充電電圧で可飽和リアクトル S₁ が磁気スイッチ動作することにより磁気パルス圧縮した狭幅のパルス電流 I_2 を図示の極性で次段の磁気パルス圧縮回路 3₂ に供給する。同様に、可飽和リアクトル S₂ の磁気スイッチ動作により、磁気パルス圧縮回路 3₂ でパルス幅の磁気パルス圧縮を行い、パルス電流 I_3 を図示の極性で出力する。

【0005】 なお、可飽和リアクトル S₁、S₂ には

それぞれ磁気リセット巻線と磁気リセット回路 MR₂ 及び MR₃ が設けられ、可飽和リアクトルの飽和動作後に直流電流を供給することでそれらを逆極性に励磁し飽和させておく。

【0006】 磁気パルス圧縮回路 3₂ のパルス出力は、レーザヘッドのチャンバなどの負荷 4 に狭幅・高電圧のパルス電流を供給する。負荷 4 は、主放電電極 E_{LM} と予備電離電極 E_{LA} の並列回路にピーキングコンデンサ C_p が設けられ、パルス電流でピーキングコンデンサ C_p が一定電圧レベルまで充電されたときに、コンデンサ C_p を通した予備電離電極 E_{LA} による放電で管内ガスの予備電離を行い、この予備電離により主放電電極 E_{LM} に主放電を得る。

【0007】 上記の構成において、磁気パルス圧縮回路を 2 段とする場合を示すが N 段構成の場合もある。図 6 は、N 段構成の場合のコンデンサ C_0 及び $C_1 \sim C_N$ 、C_p の充放電電圧 $V_{C0} \sim V_{CN}$ 、 V_{Cp} の波形を示し、磁気パルス圧縮動作により、後段のコンデンサほど充放電時間 $t_1 \sim t_p$ が磁気パルス圧縮されることで負荷 4 の主放電電極には狭幅の放電電流出力を得る。

【0008】 このような構成のパルス電源装置において、負荷 4 の放電は、与えられたパルスエネルギーを全て消費することなく、消費しきれない一部のエネルギーがパルス発生回路 1 側に戻ってくる。この戻ってくるエネルギーのことをキックバックエネルギーと称している。このキックバックエネルギーは、パルス発生回路からの反射エネルギーとして負荷放電後にピーキングコンデンサ C_p の再充電電圧（残留電荷）として現れる。

【0009】 ピーキングコンデンサ C_p の電圧波形は、負荷 4 の放電時の放電管内ガス状態等でその再充電電圧の大きさが変化するので、負荷 4 がレーザヘッドの場合に出力エネルギーが不安定になることがある。

【0010】 図 7 は、ピーキングコンデンサ C_p 部位での電圧波形例を示す。同図において、ピーキングコンデンサ C_p は充電期間 ($t_0 \sim t_1$) 後に主電極 E_{LM} 側に急速に放電される。この放電期間 ($t_1 \sim t_2$) では負荷 4 の放電現象からオーバシュートによる高周波振動を伴って放電される。そして、主電極 E_{LM} による放電が回復した回復期間 ($t_2 \sim t_3$) では、キックバックエネルギーによりコンデンサ C_p が再充電される。この残留電荷エネルギーは、パルス発生回路 1 側に再度転送されるが、負荷 4 の放電管内ガス状態等で変化する。

【0011】 この負荷の放電が回復するとき、ピーキングコンデンサ C_p の電圧変化は同図の波形 A₁ や B₁ のようになる。波形 A₁ ではピーキングコンデンサ C_p の電圧が正極性状態のまま初期状態に早期に回復した場合を示し、波形 B₁ ではピーキングコンデンサ C_p が逆極性に再充電され、遅れて初期状態に回復する場合を示す。

【0012】 この波形 B₁ の回復特性の場合、主放電電極 E_{LM} や予備電離電極 E_{LA} を設けたチャンバ内の状態に

影響を与え、負荷がレーザヘッドになる場合には次回放電時の出力エネルギーが不安定になるという現象を起こすなど、負荷が不安定動作になることがある。

【0013】

【発明が解決しようとする課題】ピーキングコンデンサCpの残留電荷を消滅させてレーザ出力の不安定動作を解消するために、従来の回路(図3)の主放電電極に並列にダイオードD又はダイオードDと抵抗Rの直列体を設けることが考えられるが、ダイオードD又はダイオードDと抵抗Rの直列回路の介在によって磁気回路に偏磁

10 起することがある。これを以下に詳細に説明する。
【0014】図5の構成において、磁気リセット回路MR₁、MR₂及びMR₃は、定電流源で表しているが、実際には直流定電圧源に抵抗とインダクタを直列に設けて定電流源を実現している。また、パルストランスPT及び可飽和リアクトルS_{I1}、S_{I2}の巻線に示す「・」印は巻線方向を示しており、互いの誘起電圧極性は「・」印で示す方向になる。なお「・」印は、磁気リセット回路MR₁、MR₂及びMR₃のリセット巻線に正極性の電圧が印加された場合で示す。

【0015】パルストランスや可飽和リアクトルの磁性体を一方向にリセットするためには、磁性体のB-H曲線から明らかのように、非飽和領域を通過する必要がある。この非飽和領域ではパルストランスの一次巻線と二次巻線並びにリセット巻線と主巻線との間に変圧器作用が生じ、リセット巻線にリセット電圧が印加されると主巻線に誘起電圧が印加される。逆に、主巻線が低インピーダンス状態になっていると、主巻線に誘起される電圧が上らず、リセットされるまでの時間が長くなってしま

10 まう。
【0016】ここで、図5のパルストランスPTと可飽和リアクトルS_{I1}、S_{I2}における飽和動作は、印加電圧とその時間の積になる電圧時間積(Vt)で決まる。そして、磁気パルス圧縮が後段ほど狭幅のパルスになることから、パルストランスPTと可飽和リアクトルS_{I1}、S_{I2}のそれぞれの電圧時間積Vtは、下記の関係にされる。

【0017】

【数1】 $V_{tPT} > V_{tSI1} > V_{tSI2}$

したがって、パルストランスPTと可飽和リアクトルS_{I1}、S_{I2}のリセット回路MR₁、MR₂及びMR₃に同じ能力のものをを用いた場合、又は1つのリセット電源から各リセット巻線にリセット電流を供給する場合、それらがリセットするまでの時間T_{reset}も下記に示すような同じ関係になる。

【0018】

【数2】

$T_{resetPT} > T_{resetSI1} > T_{resetSI2}$
これらのことから、パルストランスPTは、可飽和リアクトルS_{I1}、S_{I2}のリセット終了後にリセットされる

ことになる。つまり、可飽和リアクトルS_{I1}、S_{I2}が先にリセットされて低インピーダンス(ほとんど短絡)状態になった後も、パルストランスPTがリセットされるためには図5に示すような極性の電圧をある時間印加する必要がある。

【0019】ここで、パルストランスPTへのリセット電圧印加に対してその二次巻線側電圧極性は「・」印の方向になり、この極性に対してピーキングコンデンサCpの残留電荷を消滅させるためのダイオードD又はダイオードDと抵抗Rの直列回路は導通方向になる。すなわち、ダイオードDを設けることは、パルストランスPTのリセット電圧印加に対して、その二次側がダイオードDによってほとんど短絡状態になり、リセット電圧を確立できない。

【0020】ところで、パルストランスPTは、可飽和リアクトルS_{I1}、S_{I2}と異なり、非飽和状態でトランス動作するが、コンデンサC₀からの放電で印加されるパルス電圧及び電流の大きさに比べて、ピーキングコンデンサCpからのキックバックエネルギーによるパルス電圧及び電流の大きさが極性が反対ではあるが著しく小さい。

【0021】このため、パルストランスPTは、磁気リセット回路MR₁でリセット電流を供給して非飽和状態に戻そうとするが、二次側のダイオードDの介在により十分なりセットがなされず、その磁性体が徐々に偏磁され、やがて飽和してしまうことがある。

【0022】本発明の目的は、ピーキングコンデンサの残留電荷による負荷の不安定動作を防止し、しかもパルストランスの偏磁を防止したパルス電源装置を提供することにある。

30 【0023】

【課題を解決するための手段】本発明は、負荷のピーキングコンデンサに並列にダイオードとツェナーダイオードの直列回路を設け、ダイオードの導通でピーキングコンデンサの再充電電圧を抑止して負荷の不安定動作を解消すると共に、ツェナーダイオードが発生するツェナー電圧でパルストランスの二次巻線側にクランプ電圧を発生することでパルストランスの磁気リセットを確実にし、ひいてはパルストランスの偏磁と飽和を防止できるようにしたもので、以下の構成を特徴とする。

【0024】初期充電されるコンデンサから半導体スイッチのオン制御でパルストランスを通してパルス電流を発生するパルス発生回路と、前記パルストランスの二次側に得るパルス電流を可飽和リアクトルの磁気スイッチ動作で磁気パルス圧縮して負荷に供給する磁気パルス圧縮回路とを備えたパルス電源装置において、ダイオードとツェナーダイオードの直列回路を、前記負荷の主放電電極に並列に接続されたピーキングコンデンサに、並列接続で設け、前記ダイオードは、前記ピーキングコンデンサが前記主放電電極の放電回復で充電された後に逆極

性に再充電されるのを抑止する方向にし、前記ツェナーダイオードは、前記パルストランスを非飽和状態にするための磁気リセット電圧印加に対して、該パルストランスの二次側を短絡状態にしないためのクランプ電圧を発生するツェナー電圧にしたことを特徴とする。

【0025】

【発明の実施の形態】図1は、本発明の実施形態を示す回路図である。同図が図5と異なる部分は、ダイオードDに直列にツェナーダイオードZDを設けたダイオード回路とした点にある。

【0026】このダイオード回路は、ピーキングコンデンサCpに並列接続され、そのダイオードDの極性はピーキングコンデンサCpが主放電電極E_{LM}の放電回復で充電された後に逆極性に再充電されるのを抑止する方向にされる。すなわち、ピーキングコンデンサCpが逆極性に再充電されようとするときにダイオードDが導通し、逆流電流をアースに逃がすかあるいは消費させる。

【0027】また、ダイオードDの逆方向阻止電圧は、最終段の磁気パルス圧縮回路32から負荷4に供給するパルス電流によりピーキングコンデンサCpが充電されたときの電圧以上に耐電圧を持つ構成にされる。

【0028】また、ダイオード回路のツェナーダイオードZDは、ダイオードDの導通方向電流に対してツェナー電圧を発生する。このツェナーダイオードZDは、パルストランスPTを磁気リセットするのに必要なクランプ電圧をツェナー電圧として発生する。

【0029】なお、ダイオード回路の接続方向は、負荷の構成の違いや磁気パルス圧縮回路の構成の違いにより、負荷の放電でピーキングコンデンサCpが充電される極性に応じて適宜変更される。

【0030】このようなダイオード回路を設けることにより、ピーキングコンデンサCpが主放電電極E_{LM}の放電後に充電され、逆極性に再充電されるのをダイオードDの導通で抑止し、次の負荷4の放電を安定化し、出力エネルギーの不安定現象を無くすることができる。

【0031】これに加えて、本実施形態になるダイオード回路は、ツェナーダイオードZDを設けることにより、パルストランスPTの確実な磁気リセットを可能にする。これを以下に詳細に説明する。

【0032】前記のように、パルストランスPTの磁気リセット電圧印加に対して、その二次側がダイオードDの介在によって短絡状態になり、高い繰り返しのパルス電流発生ではパルス電流発生後の磁気リセットが難しくなり、偏磁を起こすことがある。

【0033】そこで、ツェナーダイオードZDがクランプ電圧を発生することにより、クランプ電圧がパルストランスPTのリセット時に必要な主巻線の誘起電圧を与えることができ、その電圧時間積に所期のものを得て磁気リセットを行うことができる。

【0034】このクランプ電圧は、あまり高くするとピ

ーキングコンデンサCpの再充電電圧の抑止効果が無くなるため、直列ダイオードによる順方向電圧降下や負荷の性能等も加味して適宜設計される。

【0035】図2は、ダイオード回路によるピーキングコンデンサCpの再充電電圧の抑制効果を示すもので、回復期間にピーキングコンデンサCpが逆極性に再充電されるのをダイオードDの順方向電圧V_fに抑止することで負荷に安定動作を得る。

【0036】これに加えて、ツェナーダイオードZDによりクランプ電圧分も加えた順方向電圧V_f'によって再充電電圧をクランプ電圧を有して抑止することで負荷に安定動作を得、しかも磁気リセット回路MRによるパルストランスPTの磁気リセットを確実にする。

【0037】ここで、ツェナーダイオードZDが発生するクランプ電圧について、従来の抵抗RとダイオードDの直列体を設ける場合においても、パルストランスPTに印加する磁気リセット電圧に対して抵抗Rによりクランプ電圧を発生できる。

【0038】しかし、抵抗Rによるクランプ電圧発生では負荷4に安定動作を得ながらパルストランスPTの安定した磁気リセット動作が難しくなる。これを以下に詳細に説明する。

【0039】本願発明者等は、負荷の不安定動作とピーキングコンデンサCpの電圧波形の関係について究明した。この関係を図4に示し、充電から放電までの波形(期間t₀~t₂)は出力エネルギーが不安定になるという現象に関係なく、放電直後(時刻t₂)から電圧回復(時刻t₄)までの波形の違いで負荷の不安定現象が発生することが分かった。

【0040】この電圧回復期間において、負荷の不安定現象が発生しない場合は、電圧回復波形が電圧のほとんど出ない平らな区間が長く、逆極性に再充電されない波形A₁、又は逆極性への飛び出しが大きくてもその時間が短い波形A₂、逆極性の飛び出しが小さい波形A₃であった。一方、負荷の不安定現象が発生した場合は、電圧のほとんど出ない期間が短く、逆極性への飛び出しが大きかつ長い波形B₁であった。

【0041】このことから、負荷の不安定現象を無くすには、ピーキングコンデンサの回復電圧波形の逆極性の電圧レベルを抑えるか、又は短時間になる回路構成とすれば良いことが分かった。

【0042】この波形B₁を波形A₃程度までクランプさせて負荷に安定動作を得るには、抵抗Rはその抵抗値を十分小さくする必要がある。逆に、パルストランスPTの磁気リセットを確実にを行うには、運転繰り返し周波数にもよるが、抵抗Rの両端電圧に数ボルトから数十ボルトを発生する必要がある、その抵抗値には大きな値が必要となる。

【0043】すなわち、抵抗Rに流れる電流は、パルストランスPTのリセット巻線に流す電流にトランス巻線

の巻数比を乗じた大きさになり、一般にリセット巻線に対して二次側巻線の比が大きいことから、確実なリセットには抵抗値に大きなものが必要である。

【0044】したがって、負荷の安定動作とパルストランスの確実な磁気リセットを同時に満足する抵抗値を求めることは極めて困難である。

【0045】これに対して、本実施形態のツェナーダイオードZDによるクランプ電圧発生では、ダイオードDとツェナーダイオードZDに流れる電流にはほとんど依存しないで所期のクランプ電圧を発生でき、負荷に安定動作を得ながらパルストランスの確実な磁気リセットができる。

【0046】次に、ダイオードDとツェナーダイオードZDの直列体になるクランプ回路の配置について説明する。

【0047】ダイオードDとツェナーダイオードZDの直列体を磁気パルス圧縮回路の前段に設けることが考えられるが、ピーキングコンデンサ C_p の逆極性の電圧が可飽和リアクトル S_{I2} を通してコンデンサ C_2 に転送されるためには、可飽和リアクトル S_{I2} が非飽和状態から飽和状態に移行する必要がある、そのための時間遅れが若干あることから、ピーキングコンデンサ C_p の電圧をあるレベルに完全に抑えることが困難である。

【0048】したがって、本実施形態のように、ダイオードDとツェナーダイオードZDの直列体になるダイオード回路は、ピーキングコンデンサ C_p と直接接続位置になる最終段の磁気パルス圧縮回路32の出力端が好ましい。

【0049】

【発明の効果】以上のとおり、本発明によれば、ピーキングコンデンサが負荷の主放電電極の放電回復で充電さ

れた後に逆極性に再充電されるのを抑止するダイオード回路を並列に設け、ツェナーダイオードで磁気パルス圧縮回路の可飽和リアクトルを磁気リセットするのに必要なクランプ電圧を発生するようにしたため、ピーキングコンデンサの再充電による負荷の不安定現象を解消できると共に、放電後のパルストランスの磁気リセットを確実にしてその偏磁や飽和を防止できる。

【図面の簡単な説明】

【図1】本発明の実施形態を示すパルス電源装置の回路図。

【図2】実施形態におけるピーキングコンデンサ C_p の電圧波形例。

【図3】従来のパルス電源装置の回路例。

【図4】ピーキングコンデンサ C_p の電圧波形例。

【図5】パルス電源装置の回路例。

【図6】各コンデンサの電圧波形例。

【図7】ピーキングコンデンサ C_p の電圧波形例。

【符号の説明】

1…パルス発生回路

2…高圧充電器

31、32…磁気パルス圧縮回路

4…負荷

SW…半導体スイッチ

S_{I1} 、 S_{I2} …可飽和リアクトル

C_0 、 C_1 、 C_2 …コンデンサ

C_p …ピーキングコンデンサ

MR1、MR2、MR3…磁気リセット回路

ELM…主放電電極

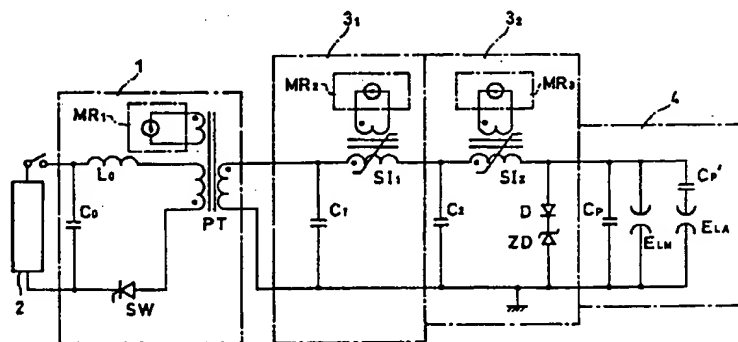
ELA…予備電離電極

D…ダイオード

ZD…ツェナーダイオード

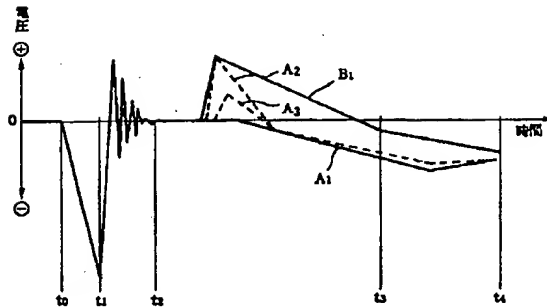
【図1】

回路図（実施形態）



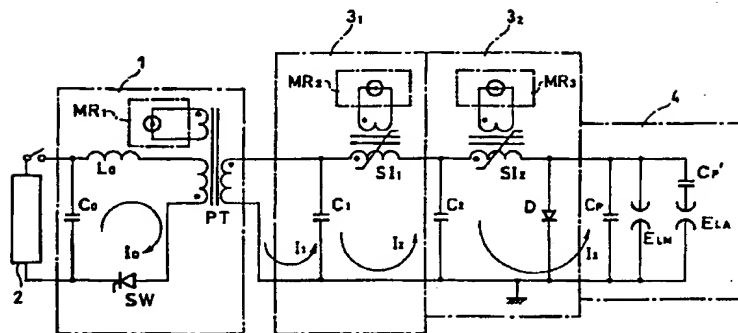
【図4】

コンデンサの電圧波形例



【図5】

パルス電源装置の回路例



フロントページの続き

(72)発明者 渋谷 忠士
東京都品川区大崎2丁目1番17号 株式会
社明電舎内
(72)発明者 片岡 康夫
東京都品川区大崎2丁目1番17号 株式会
社明電舎内
(72)発明者 谷 政幸
東京都品川区大崎2丁目1番17号 株式会
社明電舎内

(72)発明者 笹本 栄二
東京都品川区大崎2丁目1番17号 株式会
社明電舎内
(72)発明者 日吉 広行
東京都品川区大崎2丁目1番17号 株式会
社明電舎内
(72)発明者 原 喜芳
東京都品川区大崎2丁目1番17号 株式会
社明電舎内